



Ontwerp van systemen op chip (E640108)

Wegens Covid19 kan mogelijk afgeweken worden van de onderwijs- en evaluatievormen. Dergelijke afwijkingen zullen via Ufora worden gecommuniceerd.

Cursusomvang (nominale waarden; effectieve waarden kunnen verschillen per opleiding)

Studiepunten 6.0 Studietijd 180 u Contacturen 60.0 u

Aanbodsessies en werkvormen in academiejaar 2020-2021

A (semester 1)	Nederlands	Kortrijk	hoorcollege	24.0 u
			practicum	18.0 u
			groepswork	18.0 u

Lesgevers in academiejaar 2020-2021

Beke, Johan TW06 Verantwoordelijk lesgever

Aangeboden in onderstaande opleidingen in 2020-2021

	stptn	aanbodsessie
Master of Science in de industriële wetenschappen: elektronica-ICT (afstudeerrichting ingebbede systemen)	6	A

Onderwijstalen

Nederlands

Trefwoorden

System-on-Chip, FPGA, HW/SW co-design, hardware-accelerator

Situering

Deze cursus focust zich op het integreren van complete digitale systemen op één chip (FPGA). De nadruk ligt op hardware/software co-design. De functionele opbouw van een System-on-Chip (SoC) wordt bestudeerd en praktisch gerealiseerd in de oefensessies.

Inhoud

Theorie :

- Optimalisatie van state-machines
- Geheugens en FIFO's op FPGA
- SoC-ontwerp voor FPGA
- Bussen in een SoC-systeem
- Integratie van een IP-blok op de interne bus
- Hardware/software codesign & partitionering
- Configuratie van een soft processor
- Configuratie van een cache geheugen
- Clock domain crossing
- Debuggen van een SoC-systeem

Lab:

- Optimalisatie van state machines
- Integratie van geheugens en FIFO's in VHDL-designs
- Gebruik van klokgeneratoren
- Ontwerp van eenvoudige SoC-systemen met standaard IP-cores
- Ontwerp van IP-cores voor integratie in een SoC
- Project: Ontwerp, realisatie en test van een hardware-accelerator

Begincompetenties

In de cursus wordt verder gebouwd op een aantal eindcompetenties uit de cursussen computerarchitectuur en ingebbede systemen.

Eindcompetenties

- 1 Beheerst de technieken van systemen op chip en hardware/software co-design
- 2 Kent de voornaamste bussen gebruikt in SoC-ontwerp
- 3 Kan beslissen wat de beste oplossing is om een probleem op te lossen in hardware of software.

- 4 Kan een hardware-accelerator ontwerpen, implementeren in een SoC en testen.
- 5 Kan de verworven competenties uit de digitale elektronica zoals beschreven in de academische bachelor elektronica-ICT aanwenden in geavanceerde digitale systemen
- 6 Is in staat te ontwerpen, te onderzoeken, te analyseren en te diagnostiseren

Creditcontractvoorwaarde

Toelating tot dit opleidingsonderdeel via creditcontract is mogelijk mits gunstige beoordeling van de competenties

Examencontractvoorwaarde

Dit opleidingsonderdeel kan niet via examencontract gevolgd worden

Didactische werkvormen

Groepswerk, hoorcollege, practicum, online hoorcollege

Toelichtingen bij de didactische werkvormen

- Theorie: hoorcolleges
- Labo: practicum en groepswerk

Leermateriaal

- Begeleidende powerpoints
- Extra materiaal op leerplatform
- Websites, via link op cursussite

Referenties

Engineering the Complex SOC, Chris Rowen, Printice Hall, ISBN: 0-13145537-0

Vakinhoudelijke studiebegeleiding

De student kan extra uitleg verkrijgen:

- tijdens de labsessies
- individueel, na afspraak met de docent
- tijdens de georganiseerde monitoraten

Evaluatiemomenten

periodegebonden en niet-periodegebonden evaluatie

Evaluatievormen bij periodegebonden evaluatie in de eerste examenperiode

Schriftelijk examen

Evaluatievormen bij periodegebonden evaluatie in de tweede examenperiode

Schriftelijk examen

Evaluatievormen bij niet-periodegebonden evaluatie

Mondeling examen, verslag

Tweede examenkans in geval van niet-periodegebonden evaluatie

Examen in de tweede examenperiode is enkel mogelijk in gewijzigde vorm

Toelichtingen bij de evaluatievormen

Eerste kans:

PGE1 - Theorie: schriftelijk examen

NPGE - Labo: verslag labresultaten met mondelinge bespreking ervan

Tweede kans:

PGE2 - Theorie: schriftelijk examen

NPGE - Labo: herwerken van één gemaakte oefening met mondelinge bespreking

Eindscoreberekening

- 50% Theorie + 50% Labo
- Om te kunnen slagen voor het opleidingsonderdeel moet minstens 8/20 behaald worden voor theorie System-on-Chip en voor het labo System-on-Chip. Is aan deze voorwaarde niet voldaan, dan wordt er afgeweken van het berekende cijfer indien dit 10 of meer is en haalt de student een 9.
- Indien examen in de tweede examenperiode voor het labo, dan wordt 80% van het behaalde resultaat overgedragen.