



**Cursusomvang** (nominale waarden; effectieve waarden kunnen verschillen per opleiding)

**Studiepunten 6.0**      **Studietijd 180 u**      **Contacturen 67.5 u**

**Aanbodsessies en werkvormen in academiejaar 2016-2017**

A (semester 1)	project	30.0 u
	hoorcollege	30.0 u
B (semester 1)	begeleide zelfstudie	30.0 u
	project	30.0 u

**Lesgevers in academiejaar 2016-2017**

Doutrelaigne, Jan      TW06      Verantwoordelijk lesgever

**Aangeboden in onderstaande opleidingen in 2016-2017**

	stptn	aanbodssessie
Brugprogramma Master of Science in Electrical Engineering (afstudeerrichting Communication and Information Technology )	6	A
Brugprogramma Master of Science in Electrical Engineering (afstudeerrichting Electronic Circuits and Systems )	6	A
Master of Science in Electrical Engineering (afstudeerrichting Communication and Information Technology )	6	A
Master of Science in Electromechanical Engineering (afstudeerrichting Control Engineering and Automation)	6	A
Master of Science in Electromechanical Engineering (afstudeerrichting Electrical Power Engineering)	6	A
Master of Science in Electrical Engineering (afstudeerrichting Electronic Circuits and Systems)	6	A
Master of Science in Electromechanical Engineering (afstudeerrichting Maritime Engineering)	6	A
Master of Science in Electromechanical Engineering (afstudeerrichting Mechanical Construction)	6	A
Master of Science in Electromechanical Engineering (afstudeerrichting Mechanical Energy Engineering)	6	A
Master of Science in de ingenieurswetenschappen: elektrotechniek	6	B
Master of Science in de ingenieurswetenschappen: fotonica	6	A

**Onderwijstalen**

Nederlands, Engels

**Trefwoorden**

VLSI, IC, CMOS, technologie, ontwerp, simulatie, PCB, layout

**Situering**

Deze cursus beschrijft de basistechnologie en proces-flow voor het vervaardigen van geïntegreerde CMOS schakelingen. Daarnaast wordt ook het ontwerp (simulatie aan de hand van SPICE modellen en manuele masker-layout) van dergelijke CMOS IC's uitvoerig behandeld. Tenslotte wordt ook aandacht besteed aan de interconnectie van IC's met behulp van gedrukte schakelingen (PCB's).

**Inhoud**

- VLSI-technologie: halfgeleiderfysica, MOSFET, microelektronica en microsystemen, proces-flow van een IC-technologie, verpakking en assemblage, technologie van meerlagen PCB schakelingen, virtuele waferfab
- VLSI-ontwerp: SPICE modellering, CMOS IC-ontwerp, parameterextractie, PCB

ontwerp

### **Begincompetenties**

basiskennis elektronica

### **Eindcompetenties**

- 1 Proces-flow van moderne IC-technologieën begrijpen
- 2 Elektronische circuits in moderne IC-technologieën simuleren en layouten

### **Creditcontractvoorwaarde**

Toelating tot dit opleidingsonderdeel via creditcontract is mogelijk mits gunstige beoordeling van de competenties

### **Examencontractvoorwaarde**

Dit opleidingsonderdeel kan niet via examencontract gevolgd worden

### **Didactische werkvormen**

Begeleide zelfstudie, hoorcollege, project

### **Toelichtingen bij de didactische werkvormen**

Hoorcolleges; Projecten

### **Leermateriaal**

cursusnota's zijn gratis te downloaden van Minerva

### **Referenties**

- S.M. Sze, "VLSI technology", McGraw-Hill, New York 1988
- C.Y. Chang end S.M.Sze, "ULSI technology", McGraw-Hill, New York 1996
- C.F. Coombs, "Printed Circuits Handbook", McGraw-Hill, New York 1995
- R.L. Geiger, P.E. Allen, N.R. Strader, "VLSI design techniques for analog and digital circuits", McGraw-Hill, New York 1993

### **Vakinhoudelijke studiebegeleiding**

Continue begeleiding, zowel voor de theoretische lessen als voor de project-uitvoering, gedurende het volledige semester door de titularis en een wetenschappelijk medewerker.

### **Evaluatiemomenten**

periodegebonden en niet-periodegebonden evaluatie

### **Evaluatievormen bij periodegebonden evaluatie in de eerste examenperiode**

Mondeling examen

### **Evaluatievormen bij periodegebonden evaluatie in de tweede examenperiode**

Mondeling examen

### **Evaluatievormen bij niet-periodegebonden evaluatie**

Verslag

### **Tweede examenkans in geval van niet-periodegebonden evaluatie**

Examen in de tweede examenperiode is enkel mogelijk in gewijzigde vorm

### **Toelichtingen bij de evaluatievormen**

Periodegebonden evaluatie: mondeling examen met gesloten boek.

Niet-periodegebonden evaluatie: verslag van het IC-ontwerpsproject dat ongeveer 1 maand in beslag neemt (schema-ontwerp + simulaties + layout).

### **Eindscoreberekening**

Periodegebonden evaluatie: 70%

Niet-periodegebonden evaluatie: 30%